

## STR16 - STM32L0

*This course describe the STM32L0 architecture and practical examples*

### Objectives

- Understand the Cortex-M0+ core and the STM32L0 SoC.
- Configure RCC (MSI/HSI16/HSE/LSI/LSE), PLL, and prescalers correctly.
- Use GPIO/EXTI, timers/LPTIM, DMA, ADC/COMP, and serial buses.
- Apply ultra-low-power modes and measure consumption.
- Manage Flash, true Data EEPROM (on L0), Option Bytes, and watchdogs.
- (If present) bring up USB FS device and TSC capacitive touch.

### Environnement du cours

- Cours théorique
  - Support de cours au format PDF (en anglais) et une version imprimée lors des sessions en présentiel
  - Cours dispensé via le système de visioconférence Teams (si à distance)
  - Le formateur répond aux questions des stagiaires en direct pendant la formation et fournit une assistance technique et pédagogique
- Activités pratiques
  - Les activités pratiques représentent de 40% à 50% de la durée du cours
  - Elles permettent de valider ou compléter les connaissances acquises pendant le cours théorique.
  - Exemples de code, exercices et solutions
  - Pour les formations à distance:
    - ▶ Un PC Linux en ligne par stagiaire pour les activités pratiques, avec tous les logiciels nécessaires préinstallés.
    - ▶ Le formateur a accès aux PC en ligne des stagiaires pour l'assistance technique et pédagogique
    - ▶ Certains travaux pratiques peuvent être réalisés entre les sessions et sont vérifiés par le formateur lors de la session suivante.
  - Pour les formations en présentiel:
    - ▶ Un PC (Linux ou Windows) pour les activités pratiques avec, si approprié, une carte cible embarquée.
    - ▶ Un PC par binôme de stagiaires s'il y a plus de 6 stagiaires.
  - Pour les formations sur site:
    - ▶ Un manuel d'installation est fourni pour permettre de préinstaller les logiciels nécessaires.
    - ▶ Le formateur vient avec les cartes cible nécessaires (et les ramène à la fin de la formation).
- Une machine virtuelle préconfigurée téléchargeable pour refaire les activités pratiques après le cours
- Au début de chaque session (demi-journée en présentiel) une période est réservée à une interaction avec les stagiaires pour s'assurer que le cours répond à leurs attentes et l'adapter si nécessaire

### Audience visée

- Tout ingénieur ou technicien en systèmes embarqués possédant les prérequis ci-dessus.

# Course Outline

## Day 1

### Cortex-M0+ overview (core)

- Core overview
- Programmer's model
- Exceptions, NVIC priorities.
- SysTick, SVC, PendSV basics.
- Faults on v6-M & HardFault.
- WFI/WFE sleep entry.
- SWD; optional SWO/ITM.

**Exercise :** Exception Management

### SoC & memory map

- Lines (L0x1/L0x2/L0x3).
- Flash / SRAM / PPB map.
- Peripheral address zones.
- UID and Flash size regs.
- Option Bytes overview.

**Exercise :** Map & IDs

### RCC - reset & clocks (ULP focus)

- MSI ranges (low-freq steps).
- HSI16 / HSE basics.
- PLLs (device-dep.).
- SYSCLK mux; AHB/APB divs.
- CCIPR.
- MCO output; CSS/HSECSS.

**Exercise :** Clock profiles

### Power & voltage scaling

- Sleep / Low-power run.
- Low-power sleep / Stop.
- Standby / VBAT domain.
- Voltage scaling (Range x).
- PVD/BOR levels (OB).
- Fast wake-up notes.

**Exercise :** Mode sweep

### GPIO / EXTI / SYSCFG

- PP/OD, pulls, speeds.
- AF mapping rules.
- EXTI lines & priorities.
- Debounce strategies.
- Safe I/O at reset.

**Exercise :** GPIO & EXTI

## Timers & LPTIM

- PWM edge/center.
- Input capture basics.
- One-pulse mode.
- Encoder interface.
- LPTIM periodic wake.

**Exercise :** PWM + capture

## Day 2

## DMA

- Channels/requests map.
- Normal vs circular.
- HT/TC/TE IRQ flags.
- Throughput vs latency.

**Exercise :** UART RX ring

## ADC & analog (COMP)

- 12-bit ADC basics.
- Sampling time, ranks.
- Timer-triggered ADC.
- DMA continuous/circular.
- Analog watchdog.
- COMP to EXTI/timers.

**Exercise :** ADC + DMA stream

## RTC & tickless timing

- LSE vs LSI trade-offs.
- Calendar, alarm, wakeup.
- Backup registers (VBAT).
- Tickless via RTC/LPTIM.

**Exercise :** Tickless blink

## USART / LPUART

- 8/9-bit, parity/stop.
- Oversampling 16/8.
- Blocking / IRQ / DMA.
- LPUART Stop-mode wake.
- Error recovery (ORE/FE).

**Exercise :** DMA UART

**Exercise :** LPUART wake from Stop

## SPI

- CPOL/CPHA modes.
- Data sizes; NSS rules.
- Full-duplex DMA.
- Simplex options.
- Timing check (LA).

**Exercise :** SPI loopback DMA

## I<sup>2</sup>C

- Sm/Fm/Fm+ speeds.
- 7/10-bit addressing.
- Analog/digital filters.
- Timeouts; bus-clear.
- Clock stretching.

## Day 3

### USB FS device (L0x2 variants)

- VBUS sense options.
- EP/FIFO sizing basics.
- CDC/DFU quick paths.
- Clocking constraints.
- Suspend/resume flow.

**Exercise :** CDC echo or DFU

### TSC capacitive touch (variants)

- Channel groups/IOs.
- Acquisition timing.
- Threshold setting.
- Noise filtering tips.
- Simple slider/key.

**Exercise :** Touch key demo

### Flash, Data EEPROM & OB

- Flash erase/program.
- True Data EEPROM use.
- Simple wear leveling.
- OB: RDP/PCROP/BOR.
- Read reset cause regs.

### Boot, ROM & watchdogs

- ROM bootloader ports.
- DFU/UART/I<sup>2</sup>C options.
- Boot pins & OB links.
- IWDG vs WWDG basics.
- Reset cause logging.

**Exercise :** IWDG + DFU try

### Production checklist (wrap-up)

- Clocking proven (MCO).
- I/O safe at boot/sleep.
- Low-power numbers noted.
- Comms error policy set.
- UID/serial/CRC scheme.

**Exercise :** Self-audit