STR9 - Les périphériques des STM32

Ce cours décrit les périphériques de la famille STM32 (STM32Fx, STM32Lx et STM32MPx)

Objectifs

- Décrire les différents périphériques de la famille STM32 de microcontrôleurs Flash 32 bits à base de processeur ARM Cortex-M
  - La gamme Ultra-Low-Power (STM32 L0, STM32 L1, STM32 L4, STM32 L4+ et STM32 L5)
  - La gamme Main stream (STM32 F0, STM32 F1, STM32 F3 et STM32 G0)
  - La gamme High Performance (STM32 F2, STM32 F4, STM32 F7 et STM32 H7)
- Ce cours couvre également les périphériques de la série STM32MP
- Prendre en main les drivers ST pour programmer les périphériques STM32 (la bibliothèque STM32Cube) :
  - Configurer le périphérique avec CubeMX
  - Accéder au périphérique via les bibliothèques HAL et LL
- Note : certains périphériques complexes, auxquels on n'accède qu'au travers des drivers fournis par ST et de piles middleware, ne sont pas décrits dans ce cours mais dans des cours plus spécifiques :
  - Le contrôleur d'accès au support MAC Ethernet (ETH) avec son contrôleur DMA, traité dans le cours STS1 - Mise en œuvre de LwIP ou le cours STG - STM32 + FreeRTOS + LwIP
  - Les contrôleurs USB, traités dans le cours IP2 - USB 2.0
  - Le contrôleur CAN, traité dans le cours IA1 - Bus CAN
  - Le contrôleur LCD-TFT, mis en œuvre au travers d'emWin, traité dans le cours STG - STM32 + FreeRTOS + LwIP

Environnement du cours

- Du code d'exemple, des travaux pratiques et leurs solutions sont fournis aux participants.
- Les travaux pratiques se déroulent sur des cartes STM32 avec System Workbench for STM32 et CubeMx

Prérequis et cours associés

- Maîtrise des concepts du langage C et de la programmation orientée embarqué
- Connaissances de base des processeurs embarqués, en particulier des ARM Cortex-M
- Les cours suivants peuvent également vous intéresser :
  - cours STS1 - Mise en œuvre de LwIP
  - cours IA1 - Bus CAN
  - cours IP2 - USB 2.0et les spécifications associées : OTG 3.0, xHCI, UAS et les classes AV
  - cours STR4 - STM32 F0-Series implementation
  - cours STR5 - STM32 F1-Series implementation
  - cours STR6 - STM32 F2-Series implementation
  - cours STR7 - Mise en œuvre des STM32 série F4
  - cours STR8 - Mise en œuvre du STM32MP15

Audience visée

- Tout ingénieur ou technicien en systèmes embarqués possédant les prérequis ci-dessus.

Plan du cours

Premier jour

Présentation des séries STM32

- Présentation de l'architecture de la série STM32 Ultra-low-power
  - STM32L0, STM32L1, STM32L4, STM32L4+, STM32L5
- Présentation de l'architecture STM32 main stream
  - STM32F0, STM32G0, STM32F1, STM32F3
- Présentation de l'architecture STM32 high performance
  - STM32F2, STM32G0, STM32F1, STM32F3
- Microprocesseurs STM32 MPU
  - STM32MP153, STM32MP157

Présentation de l'architecture du cœur STM32

- Famille de cœurs ARM v7-M
- Architecture du cœur
- Programmation
- Comportement des exceptions
- Fonctionnement de base des interruptions, mécanisme d'interruption micro-codé
- Unité en virgule flottante, instructions DSP et MPU
- Modes basse consommation des ARM Cortex-M

Gestion de l'alimentation et des horloges

- Reset and Clock Control (RCC)
  - Présentation
  - Schéma-bloc du RCC
  - Reset par le RCC
  - Horloges du RCC
  - Interruptions du RCC
  - Applications du RCC

Horloge temps réel (RTC)

- Introduction et principales caractéristiques
- Description fonctionnelle
  - Horloge et prédiviseurs
  - Horloge temps réel et calendrier
  - Alarmes programmables
  - Réveil automatique périodique
  - Initialisation et configuration
  - Lecture du calendrier
  - Remise à zéro du RTC
  - Synchronisation
  - Détection de l'horloge de référence du RTC
  - Calibration numérique grossière du RTC
  - Calibration numérique fine du RTC
  - Fonction TimeStamp
  - Détection de tamper
  - Sortie d'horloge de calibration
  - Sortie d'alarme

- RTC et modes basse consommation
- Interruptions du RTC

Interface de la mémoire Flash embarquée

- Introduction
- Principales caractéristiques
- La mémoire Flash embarquée dans les séries STM32
- Interface de lecture
  - Relation entre la fréquence d'horloge du CPU et le temps de lecture de la Flash
  - Accélérateur mémoire temps réel adaptatif (ART Accelerator)
- Opérations d'effacement et de programmation
- Option bytes
- Octets programmables une seule fois
- Registres de l'interface Flash

Flexible Memory Controller (FMC)

- Principales caractéristiques du FMC
- Schéma-bloc
- Interface AHB
- Cartographie des adresses des composants externes
- Contrôleur NOR Flash / PSRAM
- Contrôleur NAND Flash / PC Card
- Contrôleur SDRAM
  - Principales caractéristiques du contrôleur SDRAM
  - Signaux de l'interface mémoire externe SDRAM
  - Description fonctionnelle du contrôleur SDRAM
  - Modes basse consommation
  - Registres du contrôleur SDRAM

Deuxième jour

Flexible Static Memory Controller (FSMC)

- Principales caractéristiques du FSMC
- Schéma-bloc
- Interface AHB
- Cartographie des adresses des composants externes
  - Cartographie des adresses NOR / PSRAM
  - Cartographie des adresses NAND / PC Card
- Contrôleur NOR Flash / PSRAM
  - Signaux de l'interface mémoire externe
  - Mémoires et transactions prises en charge
  - Règles générales de timing
  - Transactions asynchrones du contrôleur NOR flash / PSRAM
  - Transactions synchrones
- Contrôleur NAND Flash / PC card
  - Signaux de l'interface mémoire externe
  - Mémoires et transactions NAND Flash / PC Card prises en charge
  - Chronogrammes pour la NAND et la PC Card
  - Opérations sur la NAND Flash
  - Fonction de prewait de la NAND Flash
  - Calcul du code correcteur d'erreurs (ECC)
  - Opérations PC Card / CompactFlash

Contrôleur Direct Memory Access (DMA)

- Le DMA dans les séries STM32
- Introduction au DMA
- Principales caractéristiques du DMA
- Description fonctionnelle du DMA
  - Transactions DMA
  - Sélection du canal
  - Arbitre
  - Streams DMA
  - Source, destination et modes de transfert
  - Incrémentation des pointeurs
  - Mode circulaire
  - Mode double buffer
  - Largeur de données programmable, packing/unpacking, boutisme
  - Transferts simples et en burst
  - FIFO
  - Fin de transfert DMA
  - Suspension d'un transfert DMA
  - Flow Controller
  - Procédure de configuration d'un stream
  - Gestion des erreurs
- Interruptions du DMA
- Utiliser le contrôleur DMA des STM32F2, STM32F4 et STM32F7
- Utiliser le contrôleur DMA des STM32F0/F1/Lx

Contrôleur Chrom-Art Accelerator (DMA2D)

- Présentation du DMA2D
- Description fonctionnelle du DMA2D
  - Contrôle du DMA2D
  - FIFO de premier plan et d'arrière-plan du DMA2D, convertisseur de format de pixel (PFC) et interface CLUT
  - Blender du DMA2D
  - PFC et FIFO de sortie du DMA2D
  - Timer du port maître AHB du DMA2D
  - Transactions et configuration du DMA2D
  - Contrôle des transferts DMA2D
- Interruptions du DMA2D
- Utiliser le DM12D pour rafraîchir un afficheur LCD-TFT sur STM32L4
- Graphisme embarqué sur STM32F4

Convertisseur analogique-numérique (ADC)

- Capacités de l'ADC des STM32
- Introduction à l'ADC et principales caractéristiques
- Description fonctionnelle de l'ADC
  - Mise en marche et arrêt de l'ADC
  - Horloge de l'ADC
  - Sélection des canaux
  - Mode conversion simple
  - Mode conversion continue
  - Chronogramme
  - Analog watchdog
  - Mode scan
  - Gestion des canaux injectés
  - Mode discontinu
- Alignement des données

- Temps d'échantillonnage programmable par canal
- Conversion sur déclenchement externe et polarité du déclenchement
- Mode conversion rapide
- Gestion des données par DMA
- Modes multi-ADC
  - Mode injecté simultané
  - Mode régulier simultané
  - Mode entrelacé
  - Mode déclenchement alterné
  - Mode combiné régulier et injecté simultanés
  - Mode combiné régulier simultané et déclenchement alterné
- Capteur de température
- Surveillance de la charge de la batterie
- Interruptions de l'ADC
- Différences de l'ADC entre les séries STM32

Troisième jour

Convertisseur numérique-analogique (DAC)

- Capacités du DAC des STM32
- Introduction au DAC et principales caractéristiques
- Description fonctionnelle du DAC
  - Activation du canal et du buffer de sortie
  - Format des données du DAC
  - Conversion DAC
  - Tension de sortie du DAC
  - Sélection du déclenchement du DAC
  - Requête DMA
  - Génération de bruit
  - Génération d'une onde triangulaire
- Conversion sur les deux canaux du DAC
- Capacités du DAC dans les familles STM32

Timers de contrôle avancé

- Capacités des timers dans les familles STM32
- Introduction et principales caractéristiques
- Description fonctionnelle
  - Unité de base de temps
  - Modes de comptage
  - Compteur de répétition
  - Sélection de l'horloge
  - Canaux de capture et de comparaison
  - Mode input capture
  - Mode PWM input
  - Mode sortie forcée
  - Mode output compare
  - Mode PWM
  - Sorties complémentaires et insertion de temps morts
  - Utiliser la fonction break
  - Génération de PWM en 6 étapes
  - Mode one pulse
  - Mode interface codeur incrémental
  - Fonction XOR sur les entrées du timer
  - Interfaçage avec des capteurs à effet Hall
  - Synchronisation des TIMx et des déclenchements externes

    - Synchronisation des timers
    - Mode debug
- Capacités des timers dans les séries STM32

Timers généraux

- Introduction et principales caractéristiques
- Description fonctionnelle
    - Unité de base de temps
    - Modes de comptage
    - Sélection de l'horloge
    - Mode input capture
    - Mode PWM input
    - Mode sortie forcée
    - Mode output compare
    - Mode PWM
    - Mode one pulse
    - Mode interface codeur incrémental
    - Fonction XOR sur les entrées du timer
    - Synchronisation des timers et des déclenchements externes
    - Synchronisation des timers
- Les timers généraux des STM32

Timers basiques

- Introduction et principales caractéristiques
- Description fonctionnelle
    - Unité de base de temps
    - Mode de comptage
    - Source d'horloge
    - Mode debug
- Les timers basiques des STM32

Quatrième jour

Watchdogs indépendant et à fenêtre (IWDG / WWDG)

- IDWG
    - Introduction et principales caractéristiques
    - Watchdog matériel
    - Protection d'accès aux registres
    - Mode debug
    - Registres
- WWDG
    - Introduction et principales caractéristiques
    - Description fonctionnelle
    - Comment programmer le timeout du watchdog
    - Mode debug
- Capacités des IDWG/WWDG dans les séries STM32

Processeur cryptographique (CRYP)

- Le processeur cryptographique dans les séries STM32
- Introduction et principales caractéristiques
- Description fonctionnelle du CRYP
    - Cœur cryptographique DES/TDES
    - Cœur cryptographique AES

    - Vecteurs d'initialisation
    - État busy du CRYP
    - Procédure pour réaliser un chiffrement ou un déchiffrement
    - Commutation de contexte
- Interruptions
- Interface DMA
- Capacités du CRYP dans les séries STM32

Générateur de nombres aléatoires (RNG) et processeur de hachage (HASH)

- Le RNG et le processeur de hachage dans les séries STM32
- Générateur de nombres aléatoires
    - Introduction et principales caractéristiques
    - Description fonctionnelle
- Processeur de hachage
    - Introduction et principales caractéristiques
    - Description fonctionnelle
- Capacités du RNG et du processeur de hachage dans les séries STM32

Universal Synchronous Asynchronous Receiver Transmitter (USART)

- Introduction à l'USART
- L'USART dans les séries STM32
- Description fonctionnelle de l'USART
    - Description du caractère USART
    - Émetteur
    - Récepteur
    - Génération fractionnaire du débit
    - Tolérance du récepteur USART à la dérive d'horloge
    - Communication multiprocesseur
    - Contrôle de parité
    - Mode Local Interconnection Network (LIN)
    - Mode synchrone de l'USART
    - Communication half duplex sur un seul fil
    - SmartCard
    - Bloc IrDA SIR ENDEC
    - Communication continue par DMA
    - Contrôle de flux matériel
- Interruptions de l'USART
- Configuration des modes de l'USART
- Capacités de l'USART dans les séries STM32

Interface Secure digital input/output (SDIO)

- Principales caractéristiques du SDIO
- Topologie du bus SDIO
- Le SDIO dans les séries STM32
- Description fonctionnelle du DIO
- Description fonctionnelle de la carte
- Formats de réponse
- Opérations spécifiques aux cartes d'E/S SDIO
- Opération spécifique CE-ATA
- Contrôle de flux matériel
- Capacités du SDIO dans les séries STM32

Cinquième jour

Caractéristiques de l'Inter-integrated Circuit I2C

- Introduction à l'I2C
- L'I2C dans les séries STM32
- Description fonctionnelle
  - Sélection du mode
  - Modes esclave et maître de l'I2C
  - Conditions d'erreur
  - Filtre de bruit programmable
  - Contrôle des lignes SDA/SCL
  - SMBus
  - Requête DMA
  - Contrôle d'erreur de paquet
- Interruptions de l'I2C
- Mode debug de l'I2C
- Capacités de l'I2C dans les séries STM32

Serial Peripheral Interface (SPI)

- Présentation du SPI
- Le SPI et l'I2S dans les séries STM32
- Description fonctionnelle du SPI
  - Description générale
  - Configurer le SPI en mode esclave ou maître
  - Configurer le SPI pour une communication half-duplex
  - Procédures d'émission et de réception des données
  - Calcul du CRC
  - Drapeaux d'état
  - Désactiver le SPI
  - Communication SPI par DMA
  - Drapeaux d'erreur
  - Interruptions du SPI
- Description fonctionnelle de l'I2S
  - Description générale
  - I2S full duplex
  - Protocoles audio pris en charge
  - Générateur d'horloge
  - Modes maître et esclave de l'I2S
  - Drapeaux d'état
  - Drapeaux d'erreur
  - Interruptions de l'I2S
  - Capacité DMA
- Capacités de l'I2S/I2C dans les séries STM32

Interface audio série (SAI)

- Introduction et principales caractéristiques
- Schéma-bloc
- Principaux modes du SAI
- Mode de synchronisation du SAI
- Taille des données audio
- Synchronisation de trame
- Configuration des slots
- Générateur d'horloge du SAI

- FIFO internes
- Contrôleur de liaison AC’97
- Fonctions spécifiques
  - Mode mute
  - Fonction MONO/STEREO
  - Mode compander
  - Gestion de la ligne de données de sortie sur un slot inactif
- Drapeaux d'erreur
- Sources d'interruption
- Désactiver le SAI
- Interface DMA du SAI
- Capacités du SAI dans les séries STM32

Interface caméra numérique (DCMI)

- Le DCMI dans les séries STM32
- Introduction au DCMI et principales caractéristiques
- Broches du DCMI
- Horloges du DCMI
- Présentation fonctionnelle du DCMI
  - Interface DMA
  - Interface physique du DCMI
  - Synchronisation
  - Modes de capture
  - Fonctions de recadrage
  - Format JPEG
  - FIFO
- Description des formats de données
  - Format monochrome
  - Format RGB
  - Format YCbCr
- Interruptions du DCMI
- Capacités du DCMI dans les séries STM32