TI3 - Mise en œuvre du Cortex M4 Texas Instruments et Ti-RTOS

Objectifs

- Bien que le Cortex-M4 semble être un simple cœur 32 bits, il met en œuvre des mécanismes sophistiqués tels que la préemption d'exceptions, une matrice de bus interne et des unités de débogage
- Au travers d'un tutoriel, la programmation bas niveau du Cortex-M4 est expliquée, en particulier le paramétrage du linker ARM et quelques instructions assembleur délicates
- Découvrir les concepts du multitâche temps réel
  - Déterminisme
  - Préemption
  - Interruptions
- Comprendre la structure d'un TI-RTOS
- Découvrir les différents services et API de TI-RTOS
- Apprendre à développer des applications TI-RTOS
- Apprendre à déboguer des applications TI-RTOS

Environnement du cours

- Code Composer Studio (CCS) v9.0.1
- Carte Texas Instruments LAUNCHXL-CC1352P1 (microcontrôleur CC1352P)

Audience visée

- Tout ingénieur ou technicien en systèmes embarqués possédant les prérequis ci-dessus.

Plan du cours

Prérequis

- Connaissances de base du langage C et des microcontrôleurs

Premier jour

Introduction à l'ARM CORTEX-M4/M4F

- Macrocellule du processeur ARM Cortex-M4
- Modèle du programmeur
- Pipeline d'instructions
- Cartographie mémoire figée
- Privilèges, modes et piles
- Memory Protection Unit
- Traitement des interruptions
- Nested Vectored Interrupt Controller [NVIC]
- Gestion de l'énergie
- Débogage

Coeur ARM Cortex-M4

- Registres à usage spécifique
- Chemin de données et pipeline

- Tampon d'écriture
- Timer système
- État, privilèges et piles
- Bloc de contrôle système
- EXCEPTIONS

Comportement des exceptions, retour d'exception

- Exceptions non masquables
- Privilèges, modes et piles
- Escalade de faute
- Rehaussement de priorité
- Table des vecteurs

Interruptions

- Fonctionnement de base des interruptions, mécanisme micro-codé d'interruption
- Entrée / sortie d'interruption, chronogrammes
- Pile d'interruption
- Tail chaining
- Temps de réponse aux interruptions, préemption
- Priorisation des interruptions
- Gestionnaires d'interruption

Deuxième jour

Les éléments d'un système temps réel

- Tâches et descripteurs de tâche
  - Contenu du descripteur de tâche
  - Listes de descripteurs de tâche
- Changement de contexte
- Ordonnancement et préemption des tâches
  - Ordonnancement par tick ou sans tick
- Systèmes d'ordonnancement et preuves d'ordonnançabilité
  - Ordonnancement à priorité fixe
  - Ordonnancement RMA et EDF
  - Ordonnancement adaptatif
- Primitives de synchronisation
  - Mettre en attente et réveiller des tâches
  - Sémaphores
  - Exclusion mutuelle
  - Le problème de l'inversion de priorité
  - Héritage de priorité (la réponse automagique)
  - Plafond de priorité (la réponse centrée sur la conception)
  - Mutex et variables de condition
  - Boîtes aux lettres

Introduction à Ti-RTOS

- Qu'est-ce que TI-RTOS ?
- Présentation des composants de TI-RTOS
- SYS/BIOS : le kernel de TI-RTOS
- Le réseau et les services réseau de TI-RTOS
- Les drivers TI-RTOS

Troisième jour

Sys/bios

- Les paquets SYS/BIOS
- SYS/BIOS et les outils XDC
- Séquence de démarrage de TI-RTOS
- Configurer SYS/BIOS avec XDCTools
- Présentation des modules de threading
- Caractéristiques des threads
- Choisir le bon thread
- Priorités des threads, préemption et cession de la main
- Introduction aux hooks

Gestion de la mémoire

- Cartographie mémoire
- Placer les sections dans les segments mémoire
- Piles
- Configuration du cache
- Allocation dynamique de mémoire
- Implémentations de tas

Threads d'interruption matérielle (Hwi)

- Introduction aux Hwi
- Créer des objets Hwi
- API des Hwi
- Imbrication des interruptions Hwi et taille de la pile système
- Hooks des Hwi

Threads d'interruption logicielle (Swi)

- Introduction aux Swi
- Créer des objets Swi
- Imbrication des interruptions SWI
- Utiliser les variables de déclenchement des objets Swi

Quatrième jour

Threads de type tâche

- Introduction aux threads de type tâche
- Créer des tâches
- États d'exécution et ordonnancement des tâches
- Piles des tâches
- Tester le débordement de pile
- Hooks des tâches
- Cession de la main par les tâches pour l'ordonnancement en tranches de temps
- Boucle Idle

Modules de synchronisation

- Sémaphores
- Module Event
- Gates

- Boîtes aux lettres
- Files

Services temporels

- Clock
- Module Timer
- Module Seconds
- Timestamp

Instrumentation

- Introduction
- Module Load
- Traitement des erreurs
- Les outils d'instrumentation de Code Composer Studio
- Optimisation des performances

Mesures de temps

- Mesures de temps
- Latence d'interruption
- Hwi - interruption matérielle
- Mesures sur les Swi - interruptions logicielles
- Mesures sur les tâches
- Mesures sur les sémaphores